

ELEKTROKARDIOGRAFSKA MERENJA

Elektrografija

Elektrografija je električno registrovanje biostruja i biopotencijala u ljudskom organizmu. Biopotencijali se javljaju u ćelijama, tkivima i organima kao rezultat životnih funkcija (membranski potencijal). Promene ovih veličina se manifestuju kao kratkotrajni impulsi stalnog ili promenljivog znaka i nazivaju se akcioni potencijali. Potencijali pojedinih ćelija se sabiraju i formiraju zajedničku potencijalnu razliku, koja se može meriti između pojedinih tačaka organa ili tkiva. Registrovanje vremenskih promena ovih potencijala i njihova analiza daju podatke o funkcionisanju pojedinih organa ili tkiva.

Na ovaj način se mogu registrovati promene biopotencijala mišića (elektromiografija – EMG), srca (elektrokardiografija – EKG), mozga (elektroencefalografija – EEG), retine (elektroretinografija – ERG), očiju (elektrookulografija – EOG), itd. Osim što potiču od različitih telesnih sistema, bioelektrični signali se razlikuju po svojoj frekvenciji i amplitudi.

- Frekvencija EMG signala je u rasponu od 10 Hz do 10000 Hz, a amplituda od 0,05 mV do 5 mV.
- Za EKG signale frekvencija je u rasponu od 0,2 Hz do 300 Hz, a amplituda od 0,1 mV do 3 mV.
- Za EEG signale frekvencija je u rasponu od 0 Hz do 100 Hz, a amplituda od 5 μ V do 200 μ V.
- Za EOG signale frekvencija je u rasponu od 0 Hz do 30 Hz, a amplituda od 0,1 mV do 2 mV.

Vrste i struktura mernih sistema u elektrografiji

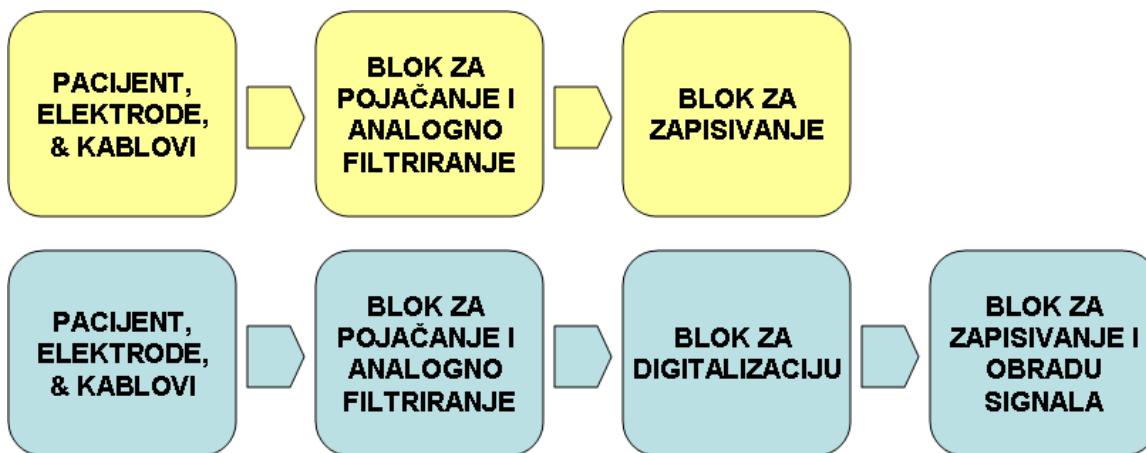
Merni sistemi u elektrografiji se mogu podeliti na analogne i digitalne (slike 1 i 2), ako sistem posmatramo iz perspektive činjenice da li se vrši digitalizacija analognog signala ili ne. Ono što je zajedničko i za analogne i za digitalne sisteme jesu postojanje elektroda i kablova koji povezuju elektrode sa ulazima u pojačavački blok, postojanje pojačavačkog bloka čija je funkcija pojačanje slabih bioelektričnih signala (kao i odgovarajuća filtriranja i potiskivanja smetnji) kao i blok za zapisivanje pojačanih signala.

Za razliku od analognih sistema, digitalni sistemi imaju i blok za digitalizaciju (između pojačavačkog bloka i bloka za zapisivanje). Naravno, realizacija bloka za zapisivanje je kod digitalnih sistema takođe drugačija (posebno jer se on proširuje i sa funkcijama za obradu signala), a i pojačavački blokovi se projektuju integralno sa projektovanjem digitalnih blokova, što utiče i na realizaciju pojačavačkih blokova.

Na slici 1 se mogu videti principske šeme analognih i digitalnih mernih sistema u elektrografiji. Treba napomenuti da se digitalni sistemi fizički realizuju u 3 celine (ponekad u dve celine). Prva su elektrode i kablovi koji povezuju elektrode sa pojačavačem. Druga je integrisano kućište u kom su smešteni blok za pojačanje i analogno filtriranje i blok za digitalizaciju. Ovo integrisano kućište se obično zbog praktičnog razloga jednostavnije komunikacije zove samo „pojačavač“, ali strogo govoreći to nije samo pojačavački blok, već se tu nalazi i blok za digitalizaciju. Treća celina je mikroprocesorski sistem (sve češće računar opšte namene) i odgovarajući kablovi digitalnog interfejsa. Ponekad se druga i treća celina realizuju u jedinstvenom kućištu.

Elektrografski sistemi mogu značajno varirati po pitanju složenosti - od jednostavnih sklopova do veoma složenih. Po pitanju broja signala koji se mere mogu biti jednokanalni ili višekanalni (kada je potrebno raditi simultano

merenje signala sa većeg broja lokacija). I kod višekanalnih sistema struktura je skoro identična jednokanalnom sistemu osim što je potrebno uraditi paralelizaciju određenih delova hardvera (obično pojačavačkih blokova).



Slika 1. Principske šeme realizacije analognog elektrografskog sistema (gore) i digitalnog elektrografskog sistema (dole).

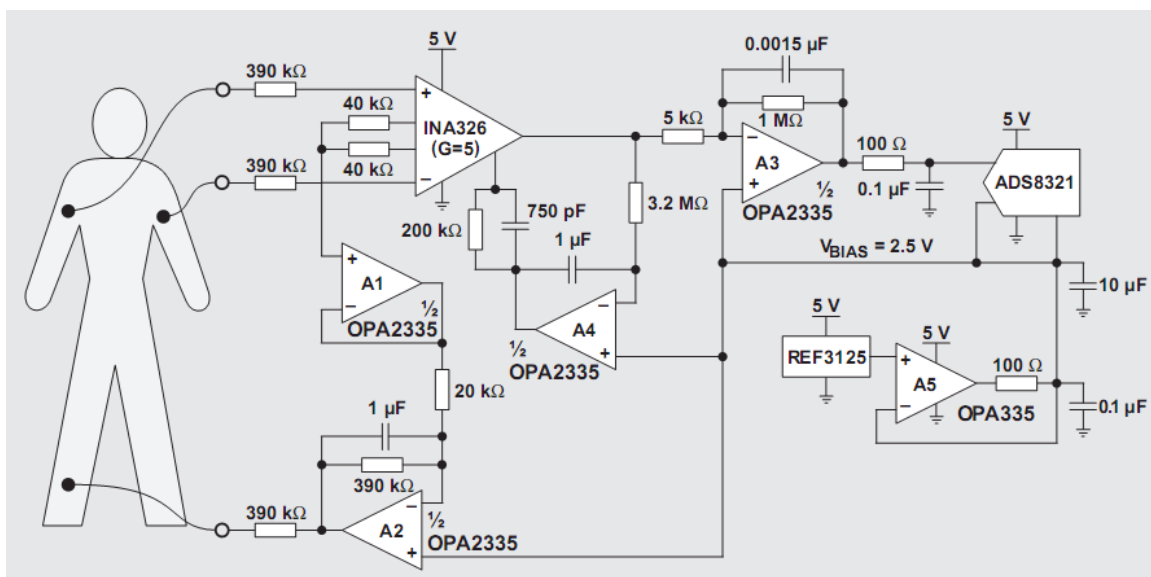
Elektrografski sistemi se ponekad realizuju kao univerzalni sistema za merenje većeg broja elektrifizioloških signala (a i drugih bioloških signala). Ovako realizovani sistemi su uglavnom po performansama slabiji nego namenski sistemi, bilo da je u pitanju manji broj kanala merenja, unutrašnji šum itd.



Slika 2. Fotografija iz 1959. godine, na kojoj je prikazan uređaj za zapisivanje EEG signala na bazi pisaljke i papirne trake/šablona (levo [REF: Bronzino]). Primer savremenog digitalnog EEG uređaja (desno).

Zadatak 1

Analizirati elektrokardiografski merni sistem prikazan na slici 3.

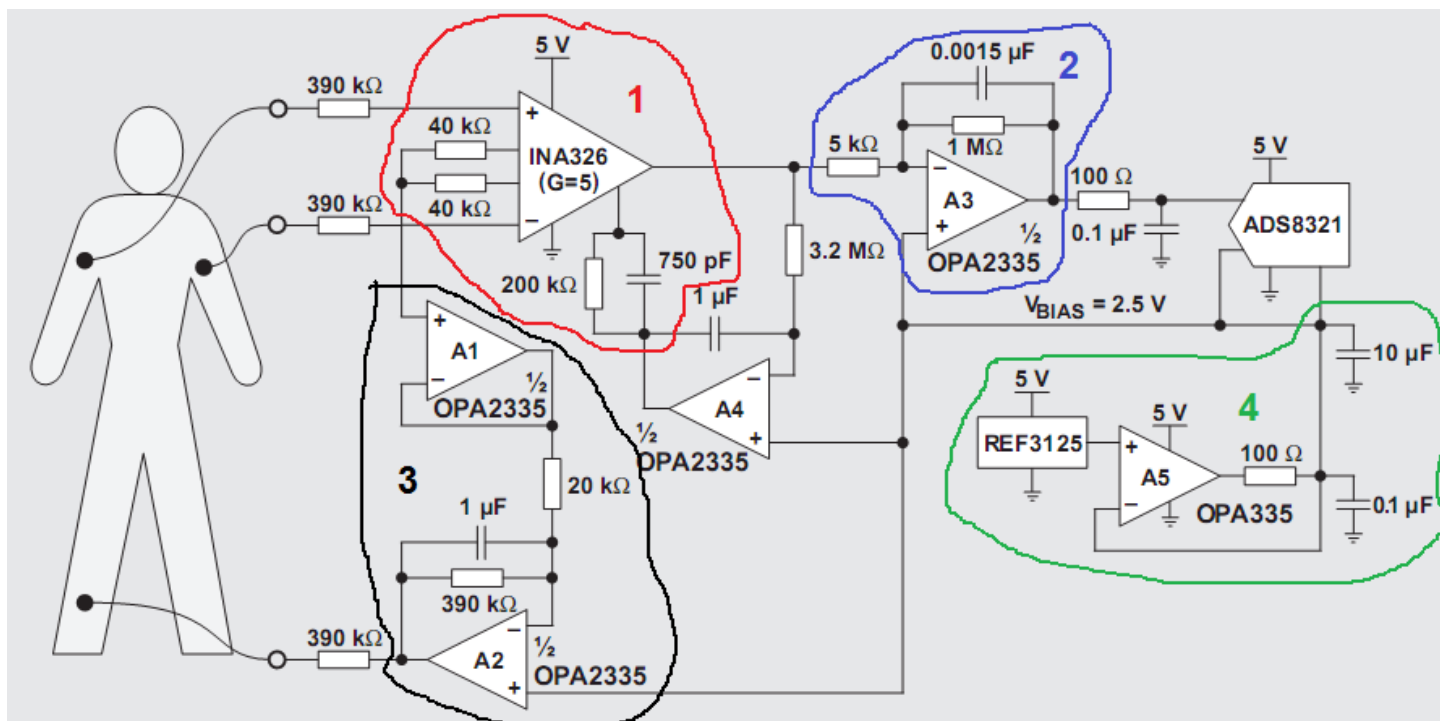


Slika 3. Primer elektrokardiografskog mernog sistema.

Rešenje

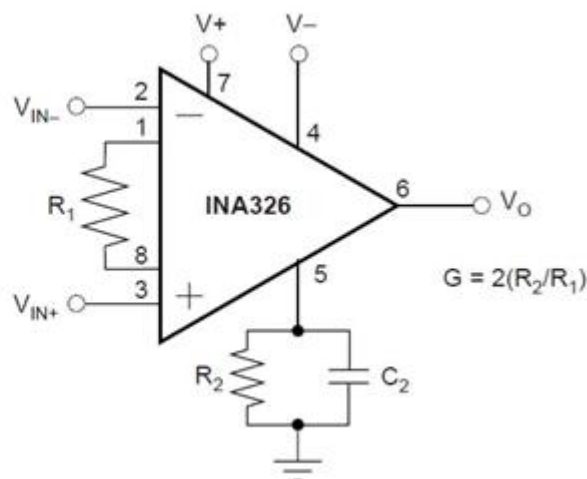
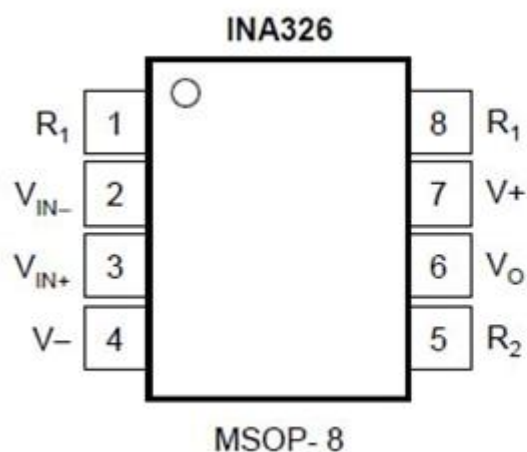
Prikazani sistem ima namenu jednokanalnog elektrokardiografskog merenja. Elektrode su postavljene na desnu i levu ruku, između kojih se meri napon, i na desnu nogu (elektroda tzv. DRL kola koje služi za eliminaciju zajedničkog napona). Električno kolo sistema se sastoji od sledećih blokova.

PRETPOJAČAVAČKI BLOK



Slika 4. Elektrokardiografski merni sistem sa označenim glavnim blokovima.

Zbog potrebe za visokom ulaznom impedansom i potiskivanjem zajedničkog napona, koristi se blok označen brojem 1 na slici 4, koji se sastoji od instrumentacionog pojačavača INA326, dva otpornika od po 40 kΩ, otpornika vrednosti 200 kΩ i kondenzatora vrednosti 750 pF. Vrednost pojačanja ovog pretpojačavačkog bloka iznosi 5 puta – način računanja pojačanja se može videti na slici 5.



Slika 5. Izvod iz kataloga instrumentacionog pojačavača INA326: raspored pinova i osnovno povezivanje sa načinom računanja pojačanja.

POJAČAVAČKI BLOK

Pojačavački blok (slika 4, blok označen sa 2) je sačinjen od operacionog pojačavača OPA2335, otpornika od 1MΩ i 5kΩ, i kondenzatora od 0.0015μF. Ovaj operacioni pojačavač sa otpornicima formira invertujući pojačavački stepen čije pojačanje iznosi $G=(1\text{ M}\Omega)/(5\text{ k}\Omega)=200$ puta (pogledati odeljak 4.3.3). Ovaj blok ima ulogu i NF filtriranja, pri čemu je granična frekvencija određena sa $1/(2\pi \cdot 1\text{ M}\Omega \cdot 0.0015\mu\text{F}) \approx 106\text{Hz}$.

Između pojačavačkog bloka i A/D konvertora ADS8321 (prema njegovom katalogu: frekvencije odabiranja 100kHz) nalazi se anti-aliasing NF filter, čemu je granična frekvencija ovog filtera određena sa $1/(2\pi \cdot 100\Omega \cdot 0.1\mu\text{F}) \approx 15,9\text{kHz}$.

Između pretpojačavačkog i pojačavačkog bloka nalazi se operacioni pojačavač OPA2335 sa otpornikom od 3.2MΩ i kondenzatorom od μF. Uloga ovih elemenata je potiskivanje jednosmerne komponente pre ulaza u pojačavački blok..

BLOK DRL KOLA

Svrha ovog bloka (slika 4, blok označen sa 3) je potiskivanje zajedničkog napona. Sastoji se od bafera i pomoćnog operacionog pojačavača, koji su napravljeni od OPA2335 operacionog pojačavača. Zajednički napon se preuzima sa ulaza instrumentacionog pojačavača, a zatim se prenosi do bafera OPA2335 1/2 koji smanjuje ulaznu impedansu pojačavača i time merenje čini otpornijim na smetnje iz okoline. Potom, izlaz OPA2335 1/2 se prenosi do invertujućeg pojačavača (kog čini drugi operacioni pojačavač OPA2335/2), koji na svom izlazu efektivno invertuje zajednički napon i dovodi ga na desnu nogu pacijenta. Na ovaj način, ostvaruje se negativna povratna sprega po pitanju zajedničkog napona na ispitaniku, čime se praktično ovaj zajednički napon poništava.

BLOK KOLA REFERENTNOG NAPONA

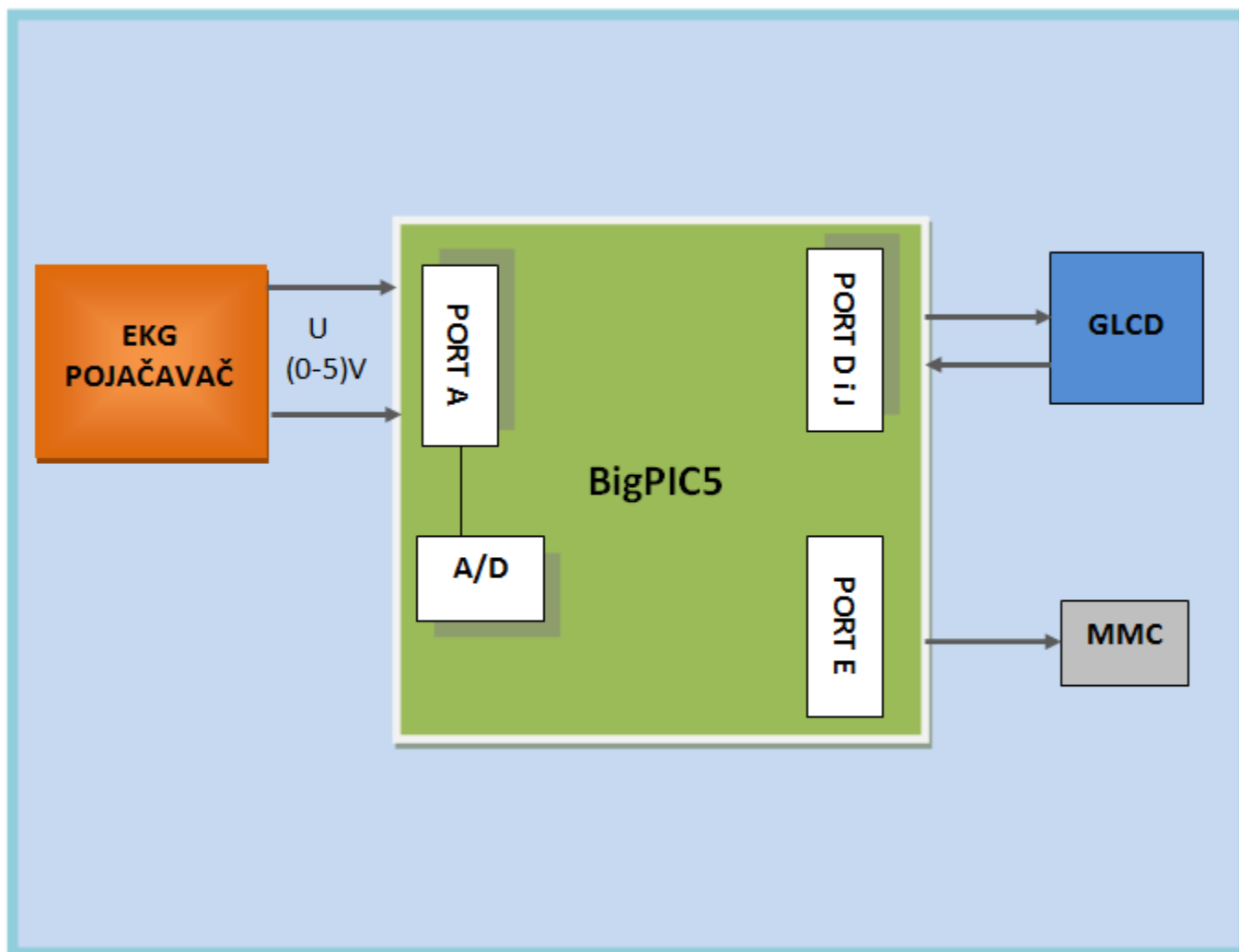
Ovaj blok je označen sa 4 na slici 4. V_{BIAS} predstavlja tzv. virtuelnu masu pojačavača – vrednosti napona od 2.5 V. Predviđeno je da se ova vrednost napona dobija pomoću eksternog kola REF3125 i da se potom bafuruje pomoću baferskog kola sa operacionim pojačavačem OPA335. Na datoj slici su takođe prikazani otpornik od 100Ω i kondenzatori vrednosti 0.1μF i 10μF, pomoću kojih se vrši NF filtriranje i stabilizacija virtuelne mase.

Zadatak 2

- a) Predložiti sistem za razvoj elektrokardiografa, na osnovu primera elektrokardiografskog mernog sistema iz prethodnog zadatka, pri čemu je potrebno umesto konvertora ADS8321 koristiti razvojni mikrokontrolerski sistem BigPIC5 [REF] a ispis rezultata merenja vršiti na grafički LCD i MMC memoriju.
- b) Prikazati osnovne procesorske i memorijske karakteristike mikrokontrolera.
- c) Prikazati osnovne osobine mikrokontrolerskog internog A/D modula i način upravljanja sa njegovim radom.
- d) Prikazati osnovne osobine mikrokontrolerskog tajmera i način upravljanja sa njegovim radom.
- e) Prikazati osnovne GLCD i MMC modula i pripremu BigPIC5 sistema za njihov rad.

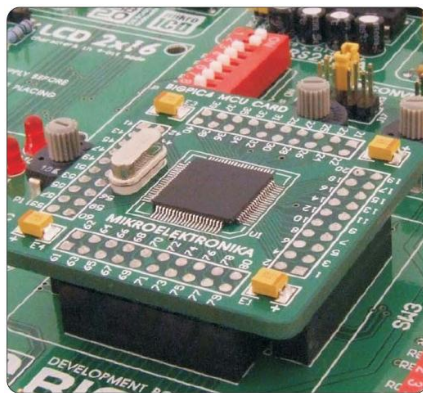
Rešenje

- a) Sistem je predložen na slici 6. Ključne komponente ovog sistema, osim pojačavača, su mikrokontroler PIC18F8520 (sa internim A/D konvertorom), GLCD modul i MMC modul.



Slika 6. Sistem za razvoj elektrokardiografa.

- b) BigPIC5 razvojni sistem ima 80-pinsku mikrokontrolersku karticu sa mikrokontrolerom PIC18F8520. Njen izgled je prikazan na slici 7.



Slika 7. Mikrokontroler PIC18F8520 na razvojnom sistemu BigPIC5.

Mikrokontroler PIC18F8520 sadrži RISC CPU i odlikuje se sledećim procesorskim i memorijskim osobinama:

- arhitektura i set instrukcija prilagođen za C kompajler;
- linearna programska memorija do 128 KB;
- linearna memorija za podatke do 3840 B;
- 1KB EEPROM;
- brzinom do 10 MIPS operacija;
- 16-bitne instrukcije, 8-bitna magistrala podataka;
- nivoi prioriteta za prekide (interapte).

Svi portovi mikrokontrolera su direktno povezani na konektor 2x5 za portove sa direktnim pristupom na desnoj strani ploče. Ovi konektori se koriste obično za povezivanje eksternih perifernih uređaja sa pločom, ili za digitalne sonde za testiranje i merenja. Svi portovi su takođe povezani sa LED panelom i tasterima, što olakšava nadzor i testiranje digitalnog stanja pinova.

c) Interni A/D konvertorski modul ovog mikrokontrolera je ulaznog opsega od 0 do 5V, 10-bitni, i ima 16 ulaza. A/D konverzija je moguća i kada je uređaj u režimu spavanja (*sleep mode*). Referentni analogni napon je moguće softverski odabrati: pozitivni ili negativni napon napajanja uređaja (VDD i VSS), ili naponski nivo na RA3/AN3/ VREF+ pinu i RA2/AN2/VREF- pinu. Da bi se izbegle greške pri merenju ili oštećenje čipa, pre početka rada one pinove koji treba da prihvate signale sa izlaza pojačavača treba konfigurisati kao analogne ulaze (preko mikrokontrolerskih registara TRIS i ANSEL).

Uopšte, pri A/D konverziji neophodno je pratiti sledeće korake.

1. Konfigurisanje A/D modula:
 - konfigurisanje analognih pinova i referentnog napona (registar ADCON1);
 - određivanje ulaznog A/D kanala (registar ADCON0);
 - određivanje takta A/D konverzije (registar ADCON2);
 - uključivanje A/D modula (ADCON0).
2. Konfigurisanje A/D interapta (ukoliko je potrebno):
 - izbrisati ADIF bit;
 - podesiti ADIE bit;
 - podesiti GIE bit.
3. Čekati vreme potrebno za akviziciju.
4. Početi konverziju:
 - podesiti GO/DONE bit (ADCON0 registar).
5. Čekati završetak A/D konverzije, bilo:
 - prozivanjem GO/DONE bita, ili
 - čekanjem A/D interapta.
6. Čitanje A/D rezultatskih registara (ADRESH; ADRESL); brisanje bita ADIF, ako je potrebno.
7. Za narednu konverziju, početi od koraka 1 ili koraka 2 kao što je naglašeno. Vreme po bitu A/D konverzije definisano je kao TAD. Pre nego što naredna akvizicija počne, obavezno je čekanje od 2 TAD.

d) Uopšte, interapt signal tajmera se može iskoristiti da mikrokontroler izvrši preciznu vremenski zavisnu naredbu (u ovom zadatku podešavanje frekvencije odabiranja A/D konvertora). Jednačina kojom se izračunava željena frekvencija inkrementiranja registra tajmera za 1 je $\Delta f = (f_{MCU}/4)/N_{PS}$, gde f_{MCU} predstavlja osnovnu frekvenciju rada mikrokontrolera, a N_{PS} brojnu vrednost tzv. preskalera tajmera. Vreme za koje se sadržaj u registru tajmera inkrementira za 1 je $\Delta t = 1/\Delta f$.

Za ovaj sistem se predlaže korišćenje Timer0 modula, koji ima sledeće karakteristike:

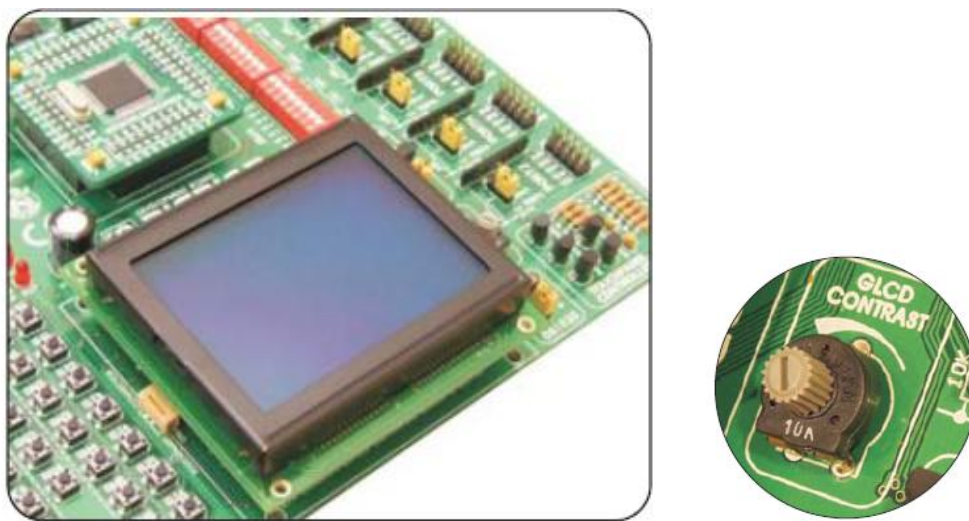
- softverska mogućnost izbora 8-bitnog ili 16-bitnog režima rada;
- mogućnost čitanja i pisanja tajmerskih registara;
- namenski 8-bitni softverski programibilni preskaler;
- mogućnost izbora spoljašnjeg ili unutrašnjeg *clock*-a;
- izbor ivice okidanja vanjskog *clock*-a.

Upravljanje Timer0 modulom se vrši pomoću registara T0CON i INTCON.

T0CON registar je registar iz koga mogu da se čitaju, i u koji mogu da se upisuju vrednosti bita koji kontrolišu sve parametre Timer0 modula. Timer0 može da radi kao tajmer, ili kao brojač - režim rada se bira setovanjem bita T0CS na „0“. U tajmer režimu, vrednost u registru Timer0 modula će se inkrementirati prilikom svakog instrukcijskog ciklusa. Ako je u TMR0 registar upisana nova vrednost, inkrement je onemogućen za sledeća dva instrukcijska ciklusa. Kada se za koristi vanjski *clock*, on mora da ispunji određene zahteve, koji obezbeđuju da vanjski *clock* bude sinhronizovan sa fazom internog *clock*-a (T_{osc}). PSA i TOPS2:TOPS0 bitovi određuju korišćenje preskalera i njegovu vrednost. Setovanjem bita PSA na „0“, preskaler se dodeljuje Timer0 modulu, a vrednosti preskalera koje se mogu izabrati su 1:2, 1:4, 1:8, 1:16, 1:32, 1:64, 1:128 i 1:256. Konfigurisanje preskalera se vrši softverski ako da se može menjati tokom izvršavanja programa. TMR0 interapt se generiše kada dođe do prekoračenja (*overflow*) TMR0 registra, prilikom prelaska vrednosti sa FF u heksadecimalnom sistemu na 00 u heksadecimalnom sistemu u 8-bitnom modu, ili sa FFFF heksadecimalno na 0000 heksadecimalno u 16-bitnom modu. Ovo prekoračenje setuje TMR0IF bit na „1“. Pre ponovnog omogućavanja ovog interapta, TMR0IF bit mora da se softverski setuje na „0“. Interapt se može isključiti setovanjem TMR0IE bita na „0“. TMR0 interapt ne može da probudi procesor iz režima spavanja, jer je tajmer isključen tokom režima spavanja.

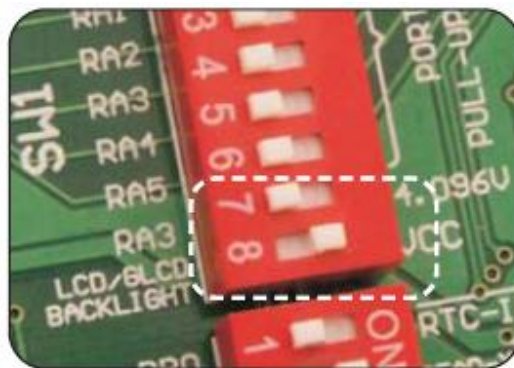
U registru INTCON je potrebno setovati GIE/GIEH i TMR0IE na „1“ - GIE/GIEH bit registra INTCON omogućava korišćenje svih interapta, a bit TMR0IE omogućava generisanje overflow interapta u TMR0 registru.

e) Grafički LCD (GLCD) modul omogućuje prikazivanje vizuelne poruke. Za razliku od LCD-a koji može da prikazuje samo alfanumeričke karaktere, GLCD može biti korišćen za prikaz poruka u formi crteža i bitmapa. GLCD koji se koristi uz BigPIC5 ima rezoluciju od 128x64 piksela, a kontrast se može podešavati potencijometrom P2. Na slici 8 su prikazani GLCD modul i potencijometar za podešavanje kontrasta.



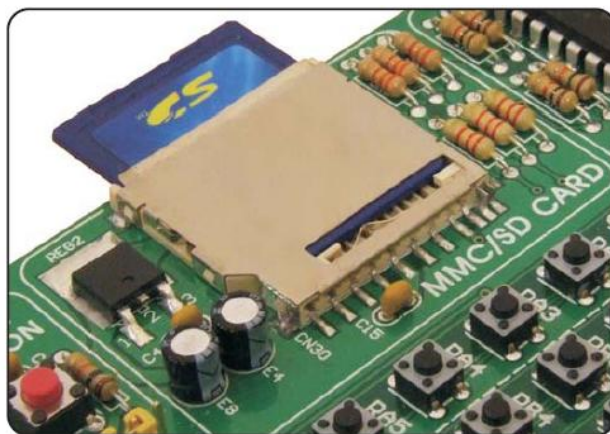
Slika 8. GLCD modul i potencijometar za podešavanje kontrasta.

Za uključivanje pozadinskog osvetljenja GLCD-a se koristi prekidač SW1 na BigPIC5 (slika 9), a izvodi mikrokontrolera koji se koriste pri povezivanju sa GLCD-om su RD0-RD7 i RJ0- RJ5.



Slika 9. Podešavanje prekidača SW1 za uključivanje pozadinskog osvetljenja GLCD-a.

Na slici 10 je prikazan integrisani MMC modul BigPIC5 razvojnog sistema. Mikrokontroler na BigPIC5 razvojnoj ploči komunicira sa MMC karticom putem SPI komunikacionog standarda. Da bi se omogućio rad MMC modula, osmi prekidač iz prekidačke grupe SW3, kao i prvi, drugi i treći prekidač prekidačke grupe SW4 moraju biti uključeni. Napon napajanja ploče BigPIC5 iznosi 5V, dok je napon napajanja MMC modula 3,3V. Iz tog razloga se na ploči nalazi naponski regulator MC33269DT-3,3. Naponski nivo na linijama za prenos podataka između mikrokontrolera i kartice mora biti ograničen na 3,3V, što se postiže odgovarajućim naponskim razdelnicima.



Slika 10. Integrisani MMC modul.

Zadatak 3

Odrediti mernu nesigurnost za mikrokontrolerski A/D konvertor sistema predloženog u prethodnom zadatku.

Rešenje

Sva merenja su podložna određenim greškama i merna nesigurnost nam govori kolika bi greška u merenju mogla biti. Imajući to u vidu, rezultat merenja je kompletan samo ukoliko sa sobom nosi informaciju o tačnosti. Tačna vrednost merene veličine se sa nekom verovatnoćom nalazi u nekom intervalu oko izmerene vrednosti. Širina tog intervala je informacija o mernoj nesigurnosti.

Nesigurnost merenja u opštem slučaju uključuje sledeće komponente.

Standardna nesigurnost tipa A (čija je oznaka u_A) se određuje statističkom analizom rezultata koji su određeni ponavljanjem merenja. Uzrok ovog tipa standardne nesigurnosti se smatra neodređenim i vrednost nesigurnosti se smanjuje pri povećanju broja merenja.

Standardna nesigurnost $u_A(x)$ rezultata \bar{X} , od n ponovljenih merenja, se određuje prema jednačinama (JDN) i (JDN).

$$u_A = \sigma(\bar{X}) = \sqrt{\frac{1}{n \cdot (n-1)} \sum_{i=1}^n (x_i - \bar{x})^2} \quad (1)$$

$$\bar{x} = \frac{1}{n} \sum_{i=1}^n x_i \quad (2)$$

pri čemu su x_i vrednosti pojedinačna merenja.

Standardna nesigurnost tipa B (oznake u_B) se odnosi na komponente nesigurnosti koje ne spadaju u tip A. Standardna nesigurnost $u_B(x)$ se procenjuje na osnovu dostupnih informacija iz:

- prethodnih mernih podataka;
- iskustva i opšteg znanja o ponašanju i svojstvima relativnih mernih sredstava;
- specifikacija proizvođača;
- nesigurnosti podataka uzetih iz priručnika.

Kombinovana standardna merna nesigurnost u_C :

Standardne nesigurnosti tipa A i B su ortogonalne pa je rezultujuća nesigurnost data jednačinom:

$$u_C(x) = \sqrt{u_A^2(x) + u_B^2(x)} \quad (3)$$

Proširena merna nesigurnost:

Verovatnoća da se rezultat merenja nalazi u intervalu $\bar{X} \pm \sigma$ je relativno mala (oko 68% u slučaju normalne raspodele).

Proširena merna nesigurnost se definiše jednačinom:

$$U(x) = k \cdot u_C(x) \quad (4)$$

Gde su:

- U proširena nesigurnost;
- k faktor obuhvata;
- u_C kombinovana standardna nesigurnost;
- x merena veličina.

Menjajući faktor proširenja k utičemo na sigurnost da veći broj merenja pripada intervalu koji smatramo sigurnim. Za vrednost $k=2$ i normalnu raspodelu dobijamo da približno 95% rezultata pripada intervalu $\bar{X} \pm \sigma$.

Merne nesigurnosti mogu da se izražavaju i kao relativne veličine u odnosu na merenu veličinu. U ovom slučaju relativna nesigurnost se dobija kao količnik merne nesigurnosti i apsolutne vrednosti srednje vrednosti merenja. Ovo je moguće u slučajevima kada je srednja vrednost različita od 0.

A/D konvertor BigPIC5 razvojnog sistema je 10-bitni ($n=10$), referentni napon je $U_{ref}=5V$, pa rezolucija ovog A/D

konvertora iznosi: $R = \frac{1}{2^n} \cdot U_{ref} = \frac{1}{2^{10}} \cdot 5V = 4.88mV$. Uzimajući u obzir podatke iz kataloga za korišćeni PIC18F8520

dozvoljena granica greške A/D konvertora je: $G = \frac{1}{2} \cdot R = \frac{1}{2} \cdot 4.88mV = 2.44mV$. Standardna merna nesigurnost

(tip B jer ovde nije re; o mernjima koja se ponavljaju) iznosi: $\frac{G}{\sqrt{3}} = \frac{2.44mV}{\sqrt{3}} = 1.41mV$; gde se $\sqrt{3}$ pojavljuje jer se

uzima u obzir pretpostavka o uniformnoj raspodeli rezultata merenja A/D konvertorom. Proširena merna nesigurnost za

faktor obuhvata $k=2$ iznosi: $k \cdot \frac{G}{\sqrt{3}} = 2 \cdot \frac{2.44mV}{\sqrt{3}} = 2.82mV$, pa se sa sigurnošću od 95% može tvrditi da se tačna

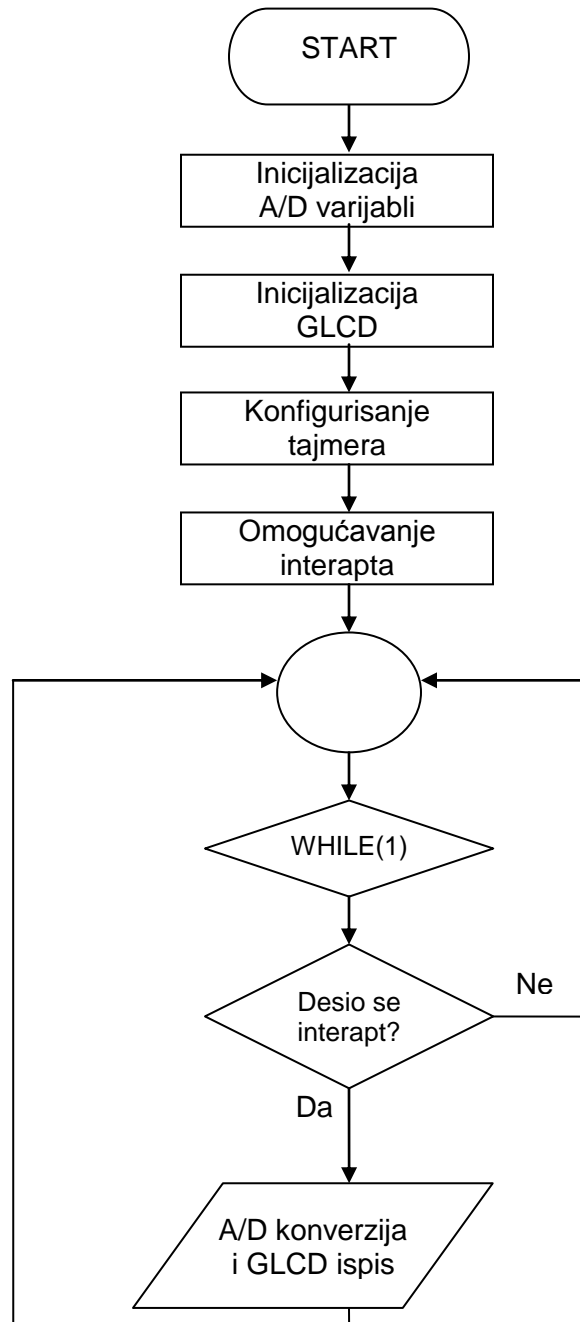
vrednost napona izmerenog sa ovim A/D konvertorom nalazi u opsegu [izmerena vrednost $\pm 2.82mV$].

Zadatak 4

Projektovati firmver mikrokontrolera za sistem predložen u zadatku 2, pri čemu je potrebno koristiti razvojno okruženje MikroC, tako da se a) rezultati merenja prikazuju na GLCD i b) rezultati merenja upisuju u MMC karticu.

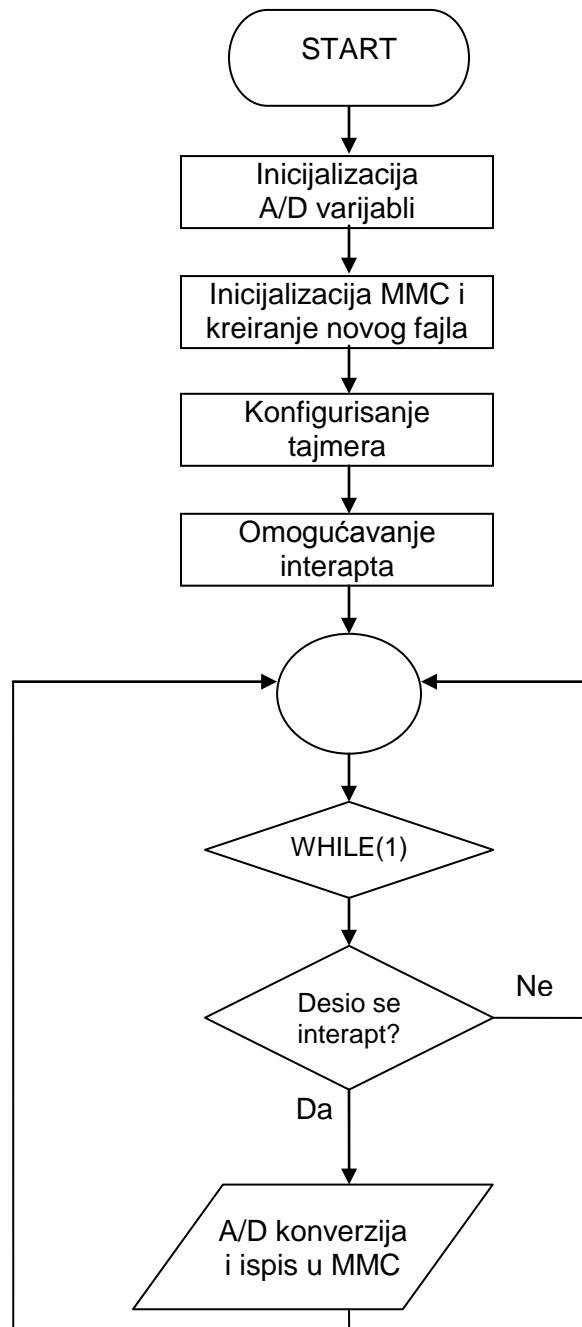
Rešenje

a) Algoritam firmvera je prikazan na slici 11 a kod firmvera u prilogu 3.



Slika 11. Algoritam firmvera za merenje i prikaz na GLCD.

b) Algoritam firmvera je prikazan na slici 12 a kod firmvera u prilogu 4.



Slika 12. Algoritam firmvera za merenje i akviziciju u MMC kartici.