



DDS

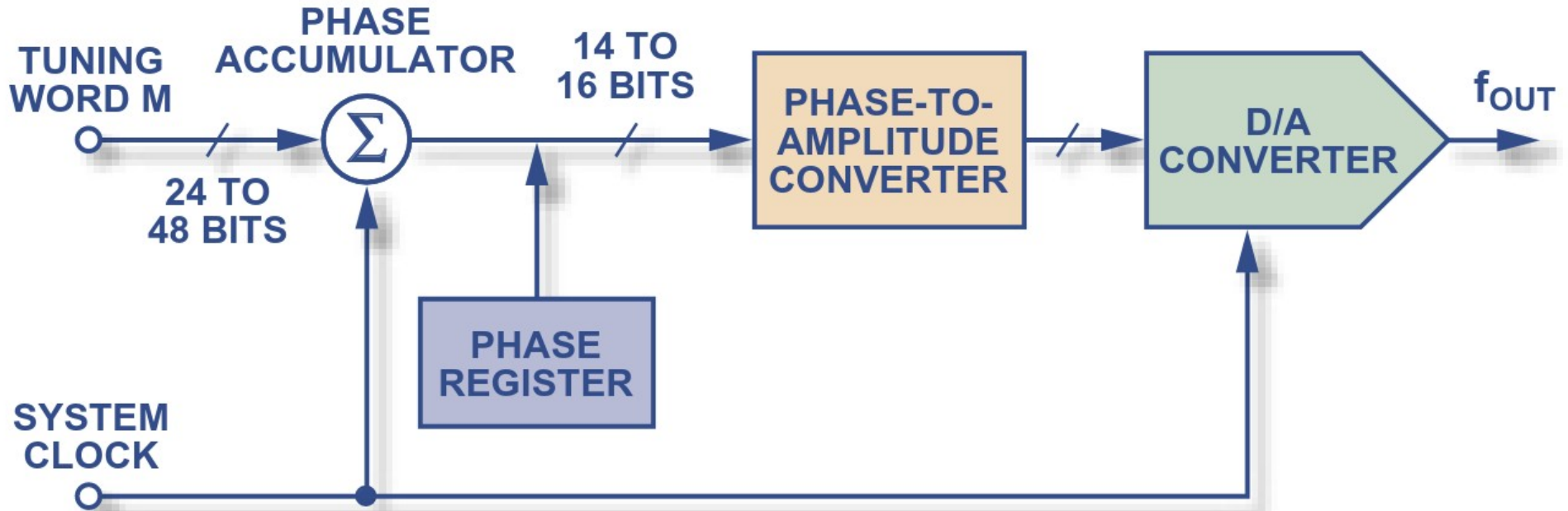
Mikroprocesorski merno-informacioni sistemi 2

Direct Digital Synthesis (DDS)

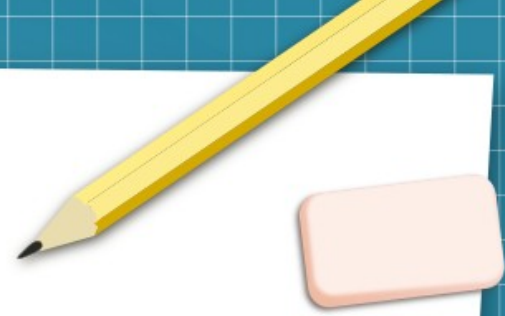


- Koristi se prilikom generisanja prostoperiodičnih signala
- Zasniva se na rotirajućem fazoru (sa prekoračenjem)
- Fazni ugao – akumulator
- Pretpostavimo da je fazni ugao 0° za vrednost akumulatora 0, a 360° za $2^N - 1$, gde je N bitnost akumulatora
- Prekoračenje akumulatora se događa generisanjem jedne periode signala (npr. sinusoide)

DDS



DDS



- Neophodno je:
 - realizovati promenljivu akumulatora, najčešće 32 bita i više
 - Look-up tabelu signala koji se želi generisati, veličina look-up tabele isključivo zavisi od bitnosti DA konvertora
- Generisana frekvencija signala data je izrazom

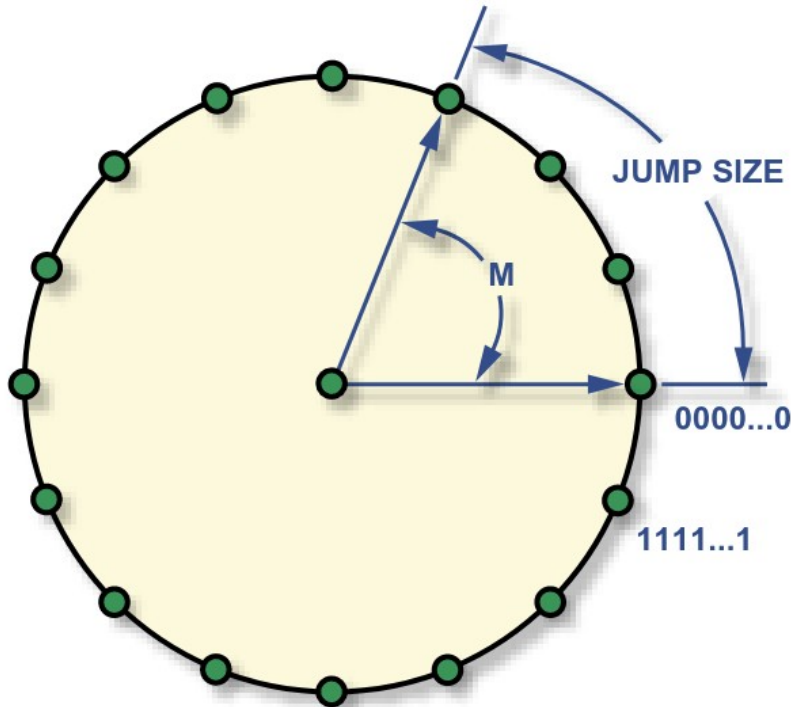
$$f_0 = \frac{M \cdot f_c}{2^N}$$

gde je M brzina inkrementacije akumulatora, f_c frekvencija takta DDS-a, a N bitnost faznog akumultora



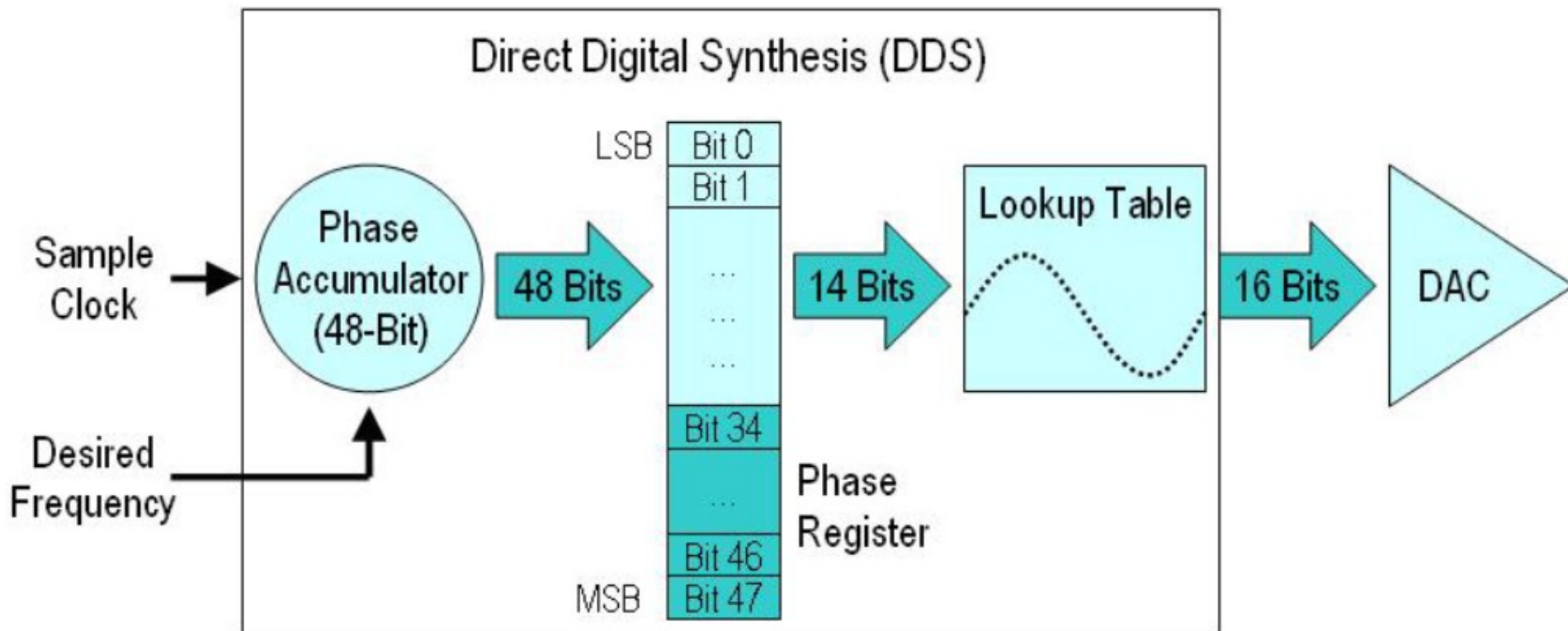
DDS algoritam

$$f_0 = \frac{M \times f_c}{2^N}$$



<u>n</u>	<u>NUMBER OF POINTS</u>
8	256
12	4096
16	65535
20	1048576
24	16777216
28	268435456
32	4294967296
48	281474976710656

Akumulator i fazni registar



Slika preuzeta sa: https://johnloomis.org/digitallab/audio/audio3/tut_dds.pdf

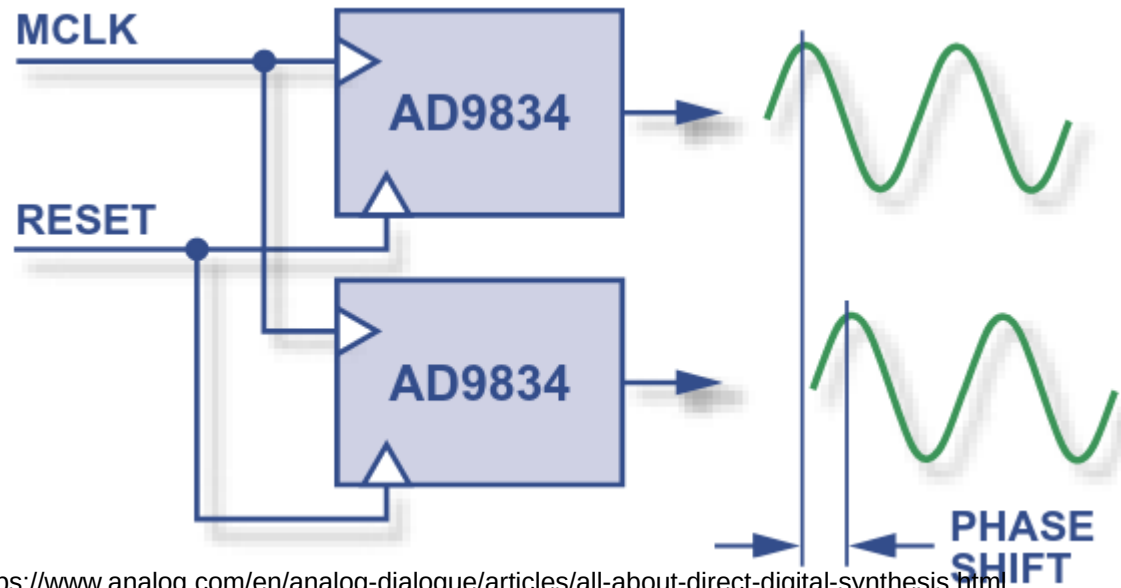
Izlaz DDS-a

- Izlaz DDS-a predstavlja broj koji se uzima iz look-up tabele i predstavlja vrednost koja se prosleđuje DA konvertoru
- Na izlazu DA konvertora, prilikom generisanja sinusoidalnog signala, nekada se dodaje niskopropusni filter kako bi se filtrirali viši harmonici



Više DDS izlaza

- DDS generatori su sinhronizovani ako su im je izvor takta identičan
- Tako se može postići precizno fazno smicanje dva signala



Analiza rada

- Neka je takt DDS-a 100 kHz, kolika je minimalna frekvencija koja se može generisati, ako je akumulator 32 bitni?

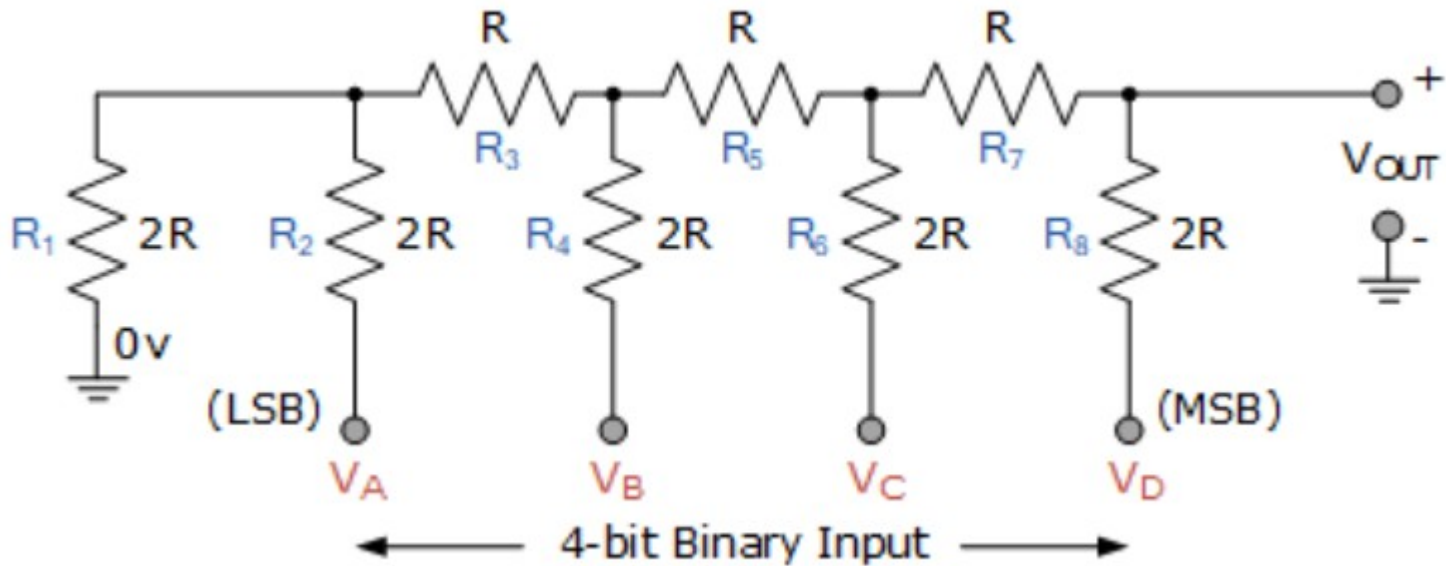
$$f_o = \frac{100000}{2^{32}} \approx 23,28 \mu Hz$$

- Kolika treba da bude vrednost faznog akumulatora da bi se generisala frekvencija 250 Hz?

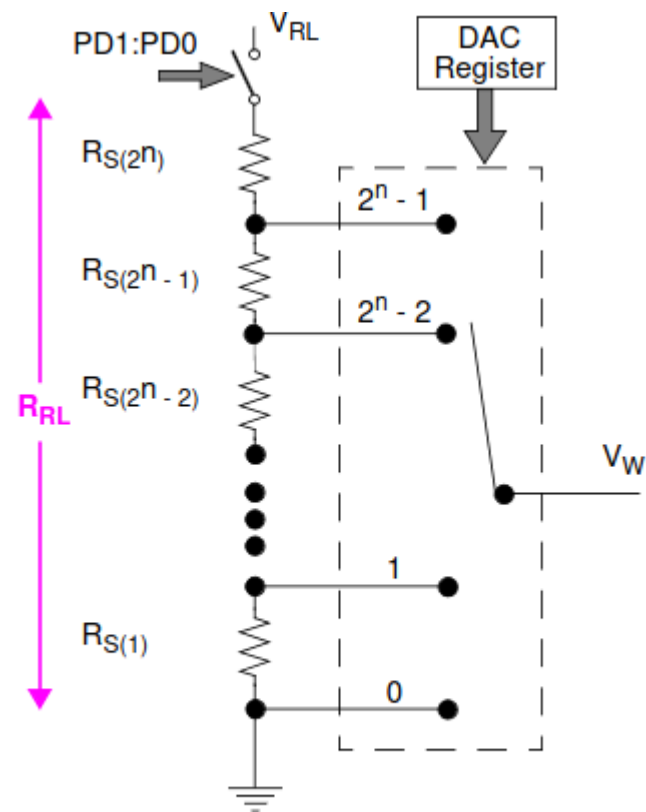
$$M = \frac{f_o}{f_c} 2^N = \frac{250}{100000} 2^{32} \approx 10737418$$

DA konvertor

- R2R mreža



DA konvertori sa mrežom otpornika



$$V_W = \frac{\text{DAC Register Value}}{\# \text{ Resistors in Resistor Ladder}} * V_{RL}$$

- Sa povećanjem bitnosti eksponencijalno raste i broj otpornika unutar čipa



This work is licensed under a Creative Commons Attribution-ShareAlike 3.0 Unported License. It makes use of the works of Mateus Machado Luna.

